日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: ２００３年 ４月１６日

出 願 番 号
Application Number: 特願２００３－１１１６４３
[ST. 10/C]: [ＪＰ２００３－１１１６４３]

出 願 人
Applicant(s): セイコーエプソン株式会社

２００４年 ２月２７日

特許庁長官
Commissioner,
Japan Patent Office 今 井 康 夫

出証番号 出証特２００４－３０１４３８０

【書類名】　特許願

【整理番号】　EP-0446901

【提出日】　平成15年 4月16日

【あて先】　特許庁長官殿

【国際特許分類】　H01L 25/00

【発明者】

【住所又は居所】　長野県諏訪市大和３丁目３番５号　セイコーエプソン株式会社内

【氏名】　今岡　紀夫

【特許出願人】

【識別番号】　000002369

【氏名又は名称】　セイコーエプソン株式会社

【代理人】

【識別番号】　100090479

【弁理士】

【氏名又は名称】　井上　一

【電話番号】　03-5397-0891

【選任した代理人】

【識別番号】　100090387

【弁理士】

【氏名又は名称】　布施　行夫

【電話番号】　03-5397-0891

【選任した代理人】

【識別番号】　100090398

【弁理士】

【氏名又は名称】　大渕　美千栄

【電話番号】　03-5397-0891

【手数料の表示】

【予納台帳番号】　039491

【納付金額】　21,000円

【提出物件の目録】

【物件名】　明細書　1

【物件名】　図面　1

【物件名】　要約書　1

【包括委任状番号】　9402500

【プルーフの要否】　要

【書類名】　明細書

【発明の名称】　光デバイス、光モジュール、半導体装置及びその製造方法並びに電子機器

【特許請求の範囲】

【請求項１】　光学的部分及び第１のパッドを有する第１の半導体基板と、

集積回路及び第２のパッドを有し、前記第１の半導体基板に積層された第２の半導体基板と、

前記第１及び第２の半導体基板を連続して貫通する貫通穴と、

前記貫通穴の内側を含むように形成された導電部と、

を含む光デバイス。

【請求項２】　請求項１記載の光デバイスにおいて、

前記光学的部分は、前記第１の半導体基板のうち、前記第２の半導体基板とは反対を向く面側に形成されてなる光デバイス。

【請求項３】　請求項１又は請求項２記載の光デバイスにおいて、

前記集積回路は、前記第２の半導体基板のうち、前記第１の半導体基板とは反対を向く面側に形成されてなる光デバイス。

【請求項４】　請求項１から請求項３のいずれかに記載の光デバイスにおいて、

前記貫通穴は、前記第１及び第２のパッドの少なくとも一方を貫通するように形成されてなる光デバイス。

【請求項５】　請求項１から請求項４のいずれかに記載の光デバイスにおいて、

前記貫通穴の内面に形成された絶縁層をさらに含み、

前記導電部は、前記絶縁層上に形成されてなる光デバイス。

【請求項６】　請求項１から請求項５のいずれかに記載の光デバイスにおいて、

前記導電部は、前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に電気的接続部を有する光デバイス。

【請求項７】　請求項６記載の光デバイスにおいて、

前記電気的接続部のピッチは、前記第２のパッドのピッチよりも大きい光デバイス。

【請求項８】　請求項６又は請求項７記載の光デバイスにおいて、

前記電気的接続部に設けられた外部端子をさらに含む光デバイス。

【請求項９】　請求項６から請求項８のいずれかに記載の光デバイスにおいて、

前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に形成された樹脂層をさらに含み、

前記電気的接続部は、前記樹脂層上に形成されてなる光デバイス。

【請求項１０】　請求項９記載の光デバイスにおいて、

前記樹脂層は、前記光学的部分とオーバーラップする領域に形成されてなる光デバイス。

【請求項１１】　請求項１から請求項１０のいずれかに記載の光デバイスにおいて、

前記第１及び第２の半導体基板の間に介在してなる中間層をさらに含む光デバイス。

【請求項１２】　請求項１１記載の光デバイスにおいて、

前記中間層は、前記光学的部分とオーバーラップする領域に形成された金属層を含む光デバイス。

【請求項１３】　請求項１から請求項１３のいずれかに記載の光デバイスにおいて、

前記光学的部分は、複数の受光部を有する光デバイス。

【請求項１４】　請求項１３記載の光デバイスにおいて、

前記複数の受光部のそれぞれは、画像センシング用に配列されてなる光デバイス。

【請求項１５】　請求項１から請求項１４のいずれかに記載の光デバイスと、

前記第２の半導体基板に対向してなる配線基板と、

前記配線基板に搭載され、前記第１の半導体基板の上方に設けられたレンズを保持する基材と、

をさらに含む光モジュール。

【請求項１６】　第１の集積回路及び第１のパッドを有する第１の半導体基板と、

第２の集積回路及び第２のパッドを有し、前記第１の半導体基板に積層された第２の半導体基板と、

前記第１及び第２の半導体基板を連続して貫通する貫通穴と、

前記貫通穴の内側を含むように形成された導電部と、

を含み、

前記第１の集積回路は、前記第１の半導体基板のうち、前記第２の半導体基板とは反対を向く面側に形成され、

前記第２の集積回路は、前記第２の半導体基板のうち、前記第１の半導体基板とは反対を向く面側に形成されてなる半導体装置。

【請求項１７】　請求項１６記載の半導体装置において、

前記貫通穴は、前記第１及び第２のパッドの少なくとも一方を貫通するように形成されてなる半導体装置。

【請求項１８】　請求項１６又は請求項１７記載の半導体装置において、

前記貫通穴の内面に形成された絶縁層をさらに含み、

前記導電部は、前記絶縁層上に形成されてなる半導体装置。

【請求項１９】　請求項１６から請求項１８のいずれかに記載の半導体装置において、

前記導電部は、前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に電気的接続部を有する半導体装置。

【請求項２０】　請求項１９記載の半導体装置において、

前記電気的接続部のピッチは、前記第２のパッドのピッチよりも大きくなっている半導体装置。

【請求項２１】　請求項１９又は請求項２０記載の半導体装置において、

前記電気的接続部に設けられた外部端子をさらに含む半導体装置。

【請求項２２】　請求項１９から請求項２１のいずれかに記載の半導体装置において、

前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に形成された樹脂層をさらに含み、

前記電気的接続部は、前記樹脂層上に形成されてなる半導体装置。

【請求項２３】　請求項１から請求項２２のいずれかに記載の光デバイス、光モジュール又は半導体装置を含む電子機器。

【請求項２４】　（ａ）第１の集積回路及び第１のパッドを有する第１の半導体基板と、第２の集積回路及び第２のパッドを有する第２の半導体基板とを積層すること、

（ｂ）前記（ａ）工程後に、前記第１及び第２の半導体基板を連続して貫通する貫通穴を形成すること、

（ｃ）前記貫通穴の内側を含むように導電部を形成すること、

を含む半導体装置の製造方法。

【請求項２５】　請求項２４記載の半導体装置の製造方法において、

前記第１の集積回路は、前記第１の半導体基板の一方の面側に形成され、

前記第２の集積回路は、前記第２の半導体基板の一方の面側に形成され、

前記（ａ）工程で、前記第１及び第２の半導体基板を、他方の面同士が対向する向きに積層する半導体装置の製造方法。

【請求項２６】　請求項２４又は請求項２５記載の半導体装置の製造方法において、

前記（ｂ）工程で、前記貫通穴を、前記第１及び第２のパッドの少なくとも一方を貫通するように形成する半導体装置の製造方法。

【請求項２７】　請求項２４から請求項２６のいずれかに記載の半導体装置の製造方法において、

前記（ｃ）工程前に、前記貫通穴の内面に絶縁層を形成することをさらに含み、

前記（ｃ）工程で、前記導電部を、前記絶縁層上に形成する半導体装置の製造方法。

【請求項２８】　請求項２４から請求項２７のいずれかに記載の半導体装置の製造方法において、

前記（ｃ）工程で、前記導電部を、前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に電気的接続部を有するように形成する半導体装置の製造方法。

【請求項２９】　請求項２８記載の半導体装置の製造方法において、

前記（ｃ）工程で、前記電気的接続部のピッチが前記第２のパッドのピッチよりも大きくなるように、前記導電部を形成する半導体装置の製造方法。

【請求項３０】　請求項２４から請求項２９のいずれかに記載の半導体装置の製造方法において、

前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に樹脂層を形成することをさらに含む半導体装置の製造方法。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、光デバイス、光モジュール、半導体装置及びその製造方法並びに電子機器に関する。

【０００２】

【従来の技術】

【０００３】

【特許文献１】

特開平１０－２２９１６２号公報

【０００４】

【発明の背景】

半導体装置の小型化が要求されている。例えば、ＣＣＤやＣＭＯＳなどの撮像系の光モジュールでは、光信号を受光する光学チップと、電気信号を処理する半導体チップを積層することが知られている。その多くは、ワイヤをボンディングして電気的な接続を図るものであったが、ワイヤを設けたために小型化に限界があった。あるいは、半導体チップの両面に集積回路を形成して高密度化・小型化

を図ることも考えられるが、新たな製造工程及び設備が要求され、コストがかかるとともに信頼性を確保することが難しい。

【０００５】

本発明の目的は、積層した半導体基板相互の電気的な接続を高い信頼性をもって容易に図ることができ、かつ、小型化を図ることにある。

【０００６】

【課題を解決するための手段】

（１）本発明に係る光デバイスは、光学的部分及び第１のパッドを有する第１の半導体基板と、

集積回路及び第２のパッドを有し、前記第１の半導体基板に積層された第２の半導体基板と、

前記第１及び第２の半導体基板を連続して貫通する貫通穴と、

前記貫通穴の内側を含むように形成された導電部と、

を含む。本発明によれば、第１及び第２の半導体基板は、それらを連続的に貫通する貫通穴内の導電部を介して電気的に接続されている。したがって、光デバイスの外形寸法を、第１及び第２の半導体基板の積層構造の外形寸法の範囲に収めることができ、小型化を図ることができる。

（２）この光デバイスにおいて、

前記光学的部分は、前記第１の半導体基板のうち、前記第２の半導体基板とは反対を向く面側に形成されていてもよい。

（３）この光デバイスにおいて、

前記集積回路は、前記第２の半導体基板のうち、前記第１の半導体基板とは反対を向く面側に形成されていてもよい。

（４）この光デバイスにおいて、

前記貫通穴は、前記第１及び第２のパッドの少なくとも一方を貫通するように形成されていてもよい。こうすることで、導電部が、第１及び第２のパッドの少なくとも一方に電気的に接続しやすくなる。

（５）この光デバイスにおいて、

前記貫通穴の内面に形成された絶縁層をさらに含み、

前記導電部は、前記絶縁層上に形成されていてもよい。こうすることで、導電部と、貫通穴の内面の半導体部分との電気的導通を防止することができる。

（６）この光デバイスにおいて、

前記導電部は、前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に電気的接続部を有してもよい。

（７）この光デバイスにおいて、

前記電気的接続部のピッチは、前記第２のパッドのピッチよりも大きくてもよい。こうすることで、例えば、複数の電気的接続部を２次元状に広がる領域に配置することができ、例えば外部端子の設定位置の自由度が向上する。

（８）この光デバイスにおいて、

前記電気的接続部に設けられた外部端子をさらに含んでもよい。

（９）この光デバイスにおいて、

前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に形成された樹脂層をさらに含み、

前記電気的接続部は、前記樹脂層上に形成されていてもよい。これによれば、樹脂層によって、電気的接続部に加わる応力を緩和することができる。

（１０）この光デバイスにおいて、

前記樹脂層は、前記光学的部分とオーバーラップする領域に形成されていてもよい。こうすることで、光デバイスのノイズの発生を抑えることができる。

（１１）この光デバイスにおいて、

前記第１及び第２の半導体基板の間に介在してなる中間層をさらに含んでもよい。

（１２）この光デバイスにおいて、

前記中間層は、前記光学的部分とオーバーラップする領域に形成された金属層を含んでもよい。金属層は、光を反射するので、光デバイスに入射する不要な光をカットして、光デバイスのノイズの発生を抑えることができる。

（１３）この光デバイスにおいて、

前記光学的部分は、複数の受光部を有してもよい。

（１４）この光デバイスにおいて、

前記複数の受光部のそれぞれは、画像センシング用に配列されていてもよい。

（１５）本発明に係る光モジュールは、上記光デバイスと、

前記第２の半導体基板に対向してなる配線基板と、

前記配線基板に搭載され、前記第１の半導体基板の上方に設けられたレンズを保持する基材と、

をさらに含む。

（１６）本発明に係る半導体装置は、第１の集積回路及び第１のパッドを有する第１の半導体基板と、

第２の集積回路及び第２のパッドを有し、前記第１の半導体基板に積層された第２の半導体基板と、

前記第１及び第２の半導体基板を連続して貫通する貫通穴と、

前記貫通穴の内側を含むように形成された導電部と、

を含み、

前記第１の集積回路は、前記第１の半導体基板のうち、前記第２の半導体基板とは反対を向く面側に形成され、

前記第２の集積回路は、前記第２の半導体基板のうち、前記第１の半導体基板とは反対を向く面側に形成されてなる。本発明によれば、第１及び第２の半導体基板は、それらを連続的に貫通する貫通穴内の導電部を介して電気的に接続されている。したがって、半導体装置の外形寸法を、第１及び第２の半導体基板の積層構造の外形寸法の範囲に収めることができ、小型化を図ることができる。また、半導体装置の両面に集積回路が形成されているので、擬似的に、１つの半導体基板の両面に集積回路を有するものと同様の効果を達成することができる。さらに、第１及び第２の半導体基板の組み合わせを選択することによって、様々な機能を有する半導体装置を簡単に実現できるので設計自由度が非常に高い。

（１７）この半導体装置において、

前記貫通穴は、前記第１及び第２のパッドの少なくとも一方を貫通するように形成されていてもよい。こうすることで、導電部が、第１及び第２のパッドの少なくとも一方に電気的に接続しやすくなる。

（１８）この半導体装置において、

前記貫通穴の内面に形成された絶縁層をさらに含み、

前記導電部は、前記絶縁層上に形成されていてもよい。こうすることで、導電部と、貫通穴の内面の半導体部分との電気的導通を防止することができる。

（１９）この半導体装置において、

前記導電部は、前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に電気的接続部を有してもよい。

（２０）この半導体装置において、

前記電気的接続部のピッチは、前記第２のパッドのピッチよりも大きくなっていてもよい。こうすることで、例えば、複数の電気的接続部を２次元状に広がる領域に配置することができ、例えば外部端子の設定位置の自由度が向上する。

（２１）この半導体装置において、

前記電気的接続部に設けられた外部端子をさらに含んでもよい。

（２２）この半導体装置において、

前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に形成された樹脂層をさらに含み、

前記電気的接続部は、前記樹脂層上に形成されていてもよい。これによれば、樹脂層によって、電気的接続部に加わる応力を緩和することができる。

（２３）本発明に係る電子機器は、上記光デバイス、光モジュール又は半導体装置を含む。

（２４）本発明に係る半導体装置の製造方法は、（ａ）第１の集積回路及び第１のパッドを有する第１の半導体基板と、第２の集積回路及び第２のパッドを有する第２の半導体基板とを積層すること、

（ｂ）前記（ａ）工程後に、前記第１及び第２の半導体基板を連続して貫通する貫通穴を形成すること、

（ｃ）前記貫通穴の内側を含むように導電部を形成すること、

を含む。本発明によれば、第１及び第２の半導体基板を積層した後に、それらを連続して貫通する貫通穴を形成し、貫通穴の内側を含むように導電部を形成する。第１及び第２の半導体基板を積層して、両面に集積回路を有する半導体装置を製造するので、１つの半導体基板の両面に集積回路を形成する方法よりも、コ

ストを抑え、信頼性の向上を図ることができる。また、貫通穴及び導電部を、第１及び第２の半導体基板に一括して形成することができるので、製造工程の簡略化を図ることができる。

（２５）この半導体装置の製造方法において、

前記第１の集積回路は、前記第１の半導体基板の一方の面側に形成され、

前記第２の集積回路は、前記第２の半導体基板の一方の面側に形成され、

前記（ａ）工程で、前記第１及び第２の半導体基板を、他方の面同士が対向する向きに積層してもよい。

（２６）この半導体装置の製造方法において、

前記（ｂ）工程で、前記貫通穴を、前記第１及び第２のパッドの少なくとも一方を貫通するように形成してもよい。こうすることで、導電部を、第１及び第２のパッドの少なくとも一方に電気的に接続させやすくすることができる。

（２７）この半導体装置の製造方法において、

前記（ｃ）工程前に、前記貫通穴の内面に絶縁層を形成することをさらに含み、

前記（ｃ）工程で、前記導電部を、前記絶縁層上に形成してもよい。こうすることで、導電部と、貫通穴の内面の半導体部分との電気的導通を防止することができる。

（２８）この半導体装置の製造方法において、

前記（ｃ）工程で、前記導電部を、前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に電気的接続部を有するように形成してもよい。

（２９）この半導体装置の製造方法において、

前記（ｃ）工程で、前記電気的接続部のピッチが前記第２のパッドのピッチよりも大きくなるように、前記導電部を形成してもよい。こうすることで、例えば、複数の電気的接続部を２次元状に広がる領域に配置することができ、例えば外部端子の設定位置の自由度が向上する。

（３０）この半導体装置の製造方法において、

前記第２の半導体基板における前記第１の半導体基板とは反対を向く面側に樹脂層を形成することをさらに含んでもよい。

【０００７】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【０００８】

（第１の実施の形態）

図１～図４は、本発明の第１の実施の形態に係る光デバイスを示す図である。図１は、光デバイスの断面図であり、図２のＩ－Ｉ線断面図である。図２は、光デバイスの平面図である。図１及び図２では、光デバイスの一部（レジスト層４６，４８など）が省略されている。図３は、光デバイスの拡大断面図である。なお、本実施の形態では、半導体装置の一例として光デバイスを説明するが、本発明に係る半導体装置は、光デバイスに限定されるものではない。

【０００９】

光デバイスは、第１及び第２の半導体基板１０を有する。第１の半導体基板１０は、半導体チップ（例えばシリコンチップ）であってもよいし、半導体ウエハ（例えばシリコンウエハ）であってもよい。第１の半導体基板１０は、第１の集積回路１２を有する。第１の半導体基板１０が直方体形状をなす場合、第１の集積回路１２は、第１の半導体基板１０のいずれか１つの面（最も広い面）に形成されている。半導体チップには、独立した１つの第１の集積回路１２が形成され、半導体ウエハには、独立した複数の第１の集積回路１２が形成されている。第１の半導体基板１０は、複数（半導体ウエハでは複数グループ）の第１のパッド１４を有する。複数の第１のパッド１４の少なくとも１つは、第１の集積回路１２に電気的に接続されている。第１のパッド１４は、第１の半導体基板１０における第１の集積回路１２が形成された面に露出してもよい。複数の第１のパッド１４が半導体基板（例えば半導体チップ）１０の端部に（少なくとも１辺（例えば対向する２辺又は４辺）に沿って）配列されてもよい。複数の第１のパッド１４は、第１の集積回路１２を囲むように配列されてもよい。第１のパッド１４は、アルミニウム系又は銅系の金属で形成されてもよい。図３に示すように、第１の半導体基板１０には、１層又は複数層のパッシベーション膜１６，１８が形成されている。パッシベーション膜１６，１８は、例えば、SiO_2、ＳｉＮ、ポ

リイミド樹脂などで形成することができる。

【００１０】

第２の半導体基板２０は、第２の集積回路２２及び第２のパッド２４を有する。第２の半導体基板２０には、パッシベーション膜２６，２８が形成されている。図１及び図２に示すように、第２の半導体基板２０の形状（例えば平面形状）は、第１の半導体基板１０の形状と同一であってもよい。第２の半導体基板２０のその他の内容は、上述の第１の半導体基板１０と同様であってもよい。

【００１１】

本実施の形態では、第１の半導体基板１０は光学的部分１３を有する。光学的部分１３は、光が入射又は出射する部分である。光学的部分１３は、光エネルギーと他のエネルギー（例えば電気エネルギー）を変換する。すなわち、光学的部分１３は、少なくとも１つのエネルギー変換部（図示しない）を有する。エネルギー変換部（受光部・発光部）は、第１の集積回路１２の一部である。本実施の形態では、エネルギー変換部は、受光部（例えばフォトダイオード）である。複数の受光部は、２次元状に配列される複数の画素のそれぞれに対応して、画像センシングを行えるように配列されてもよい。すなわち、光デバイスは、イメージセンサ（例えばＣＣＤイメージセンサ、ＣＭＯＳイメージセンサ）であってもよい。

【００１２】

光学的部分１３は、複数のマイクロレンズ５４を有してもよい。マイクロレンズ５４は、複数の受光部のそれぞれに対応して設けられ、受光部に入射する光を絞ることができる。マイクロレンズ５４は、凸型レンズであってもよい。マイクロレンズ５４の表面は、滑らかな曲面であってもよいが、光を屈折させることができればその表面形状は限定されない。マイクロレンズ５４は、第１の半導体基板１０における第１の集積回路１２が形成された面側に配置されている。

【００１３】

光学的部分１３は、カラーフィルタ（図示しない）を有してもよい。カラーフィルタは、複数の受光部のそれぞれに対応して設けられる。マイクロレンズ５４と受光部との間にカラーフィルタを形成してもよい。例えば、カラーフィルタ上

に平坦化層（図示しない）が設けられ、その上にマイクロレンズ５４が設けられてもよい。

【００１４】

第１及び第２の半導体基板１０，２０は互いに積層されている。図１に示す例では、第１及び第２の半導体基板１０，２０は、第１及び第２の集積回路１２，２２の形成面とは反対の面同士が対向する向きに積層されている。言い換えれば、光学的部分１３（又は第１の集積回路１２）は、第１の半導体基板１０における第２の半導体基板２０とは反対を向く面側に形成され、第２の集積回路２２は、第２の半導体基板２０における第１の半導体基板１０とは反対を向く面側に形成されている。図１に示す例では、半導体チップ同士が積層されているが、半導体ウエハ同士が積層されてもよい。

【００１５】

図３に示すように、第１及び第２の半導体基板１０，２０の間に中間層３０が介在してもよい。中間層３０は、接着層であってもよい。すなわち、第１及び第２の半導体基板１０，２０は、互いに接着されてもよい。中間層３０は、絶縁性を有してもよい。

【００１６】

第１及び第２の半導体基板１０，２０には、貫通穴３２が形成されている。詳しくは、貫通穴３２は、第１及び第２の半導体基板１０，２０を連続して（一体的に）貫通している。貫通穴３２の内壁面は、いずれかの半導体基板の面に対して垂直であってもよいし、傾斜していてもよい。貫通穴３２の幅（直径）は、一定であってもよいし、部分的に異なっていてもよい。貫通穴３２の断面形状は、図２に示すように円形状であってもよいし、角形状であってもよい。貫通穴３２は、第１及び第２のパッド１４，２４の少なくとも一方を貫通するように形成されてもよい。例えば、第１及び第２のパッド１４，２４がオーバーラップする場合に、貫通穴３２は第１及び第２のパッド１４，２４の両方を貫通する位置に形成されてもよい。あるいは、第１及び第２のパッド１４，２４がオーバーラップしない場合には、貫通穴３２は第１及び第２のパッド１４，２４のいずれか一方を貫通する位置に形成されてもよい。貫通穴３２は、パッドの面積よりも小さな

断面積を有し、例えばパッドの中央部を貫通してもよい。なお、複数の貫通穴３２は、光学的部分１３（又は第１の集積回路１２）及び第２の集積回路２２を囲むように形成されてもよい。

【００１７】

第２の半導体基板２０には、１層又は複数層（図３では１層）の樹脂層３６が形成されている。詳しくは、樹脂層３６は、第２の半導体基板２０における第１の半導体基板１０とは反対を向く面側に形成されている。樹脂層３６は、パッシベーション膜２６，２８上に形成され、第２のパッド２４を避けて形成されている。例えば、樹脂層３６は、複数の第２のパッド２４で囲まれた領域内に形成されてもよい。図１に示すように、樹脂層３６は、第１の半導体基板１０の光学的部分１３とオーバーラップする領域に形成されてもよい。こうすることで、樹脂層３６が遮光性（受光部が反応する波長の光の少なくとも一部を遮断する性質）を有する場合に、光デバイスのノイズの発生を抑えることができるので好ましい。樹脂層３６は、先端面よりも基端面が大きくなるように、側面が傾斜してもよい。樹脂層３６は、応力緩和機能を有してもよい。樹脂層３６は、ポリイミド樹脂、シリコーン変性ポリイミド樹脂、エポキシ樹脂、シリコーン変性エポキシ樹脂、ベンゾシクロブテン（ＢＣＢ；benzocyclobutene）、ポリベンゾオキサゾール（ＰＢＯ；polybenzoxazole）などで形成することができる。樹脂層３６は、第２の半導体基板２０と後述の外部端子５０との間に形成されてもよい。

【００１８】

貫通穴３２の内側には、導電部３８が形成されている。詳しくは、導電部３８の一部が貫通穴３２の内側に配置されている。導電部３８は、貫通穴３２を埋めてもよい。あるいは、導電部３８は、貫通穴３２の内面に形成され、貫通穴３２の中央部に小径の貫通孔が形成されてもよい。導電部３８は、第１及び第２のパッド１４，２４の少なくとも一方（図３では両方）に電気的に接続されている。図３に示す例では、貫通穴３２の内面に絶縁層３４が形成され、導電部３８は絶縁層３４上に形成されている。こうすることで、導電部３８と、貫通穴３２の内面の半導体部分（例えばシリコン部分）との電気的導通を防止することができる。導電部３８は、１層又は複数層で形成してもよく、図３に示す例では、第１及

び第２の導電層４０，４２を含む。

【００１９】

導電部３８は、他の電子部品（例えば配線基板６０（図４参照））との電気的接続部４４を有する。電気的接続部４４は、第２の半導体基板２０に形成されてもよい。詳しくは、電気的接続部４４は、第２の半導体基板２０における第１の半導体基板１０とは反対を向く面側に形成されている。電気的接続部４４は、貫通穴３２上に形成されてもよく、第２のパッド２４とオーバーラップしてもよい。電気的接続部４４は、導電部３８のその他の部分とは異なる材料で形成してもよく、例えば電気的接続部４４の表面のみにメッキ層（例えば金メッキ）を形成してもよい。電気的接続部４４には、外部端子５０が設けられてもよい。外部端子５０は、ろう材（例えばハンダボール）であってもよい。

【００２０】

複数の電気的接続部４４は、貫通穴３２を避けて形成されてもよい。すなわち、導電部３８は、第２の半導体基板２０の面上で配線として形成され、配線の一部が電気的接続部４４になっていてもよい。配線の先端部が電気的接続部４４であってもよい。電気的接続部４４は、樹脂層３６上に形成されてもよい。すなわち、導電部３８は、樹脂層３６上に至るように延びてもよい。これによれば、樹脂層３６によって、電気的接続部４４（又は外部端子５０）に加わる応力を緩和することができる。

【００２１】

図２に示すように、隣同士の電気的接続部４４のピッチは、隣同士の第２のパッド２４のピッチよりも大きくてもよい。すなわち、ピッチ変換してもよい。こうすることで、例えば、複数の電気的接続部４４を２次元状に広がる領域に配置することができ、外部端子５０の設定位置の自由度が向上する。

【００２２】

図３に示すように、第１及び第２の半導体基板１０，２０にレジスト層４６，４８が形成されてもよい。レジスト層４６，４８は絶縁性を有する。レジスト層４６は、第１の半導体基板１０上に露出する導電部３８を覆い、レジスト層４８は、第２の半導体基板２０上に露出する導電部３８を覆う。ただし、レジスト層

４８は、導電層３８の一部（電気的接続部４４）を避けて形成される。レジスト層４６，４８によって、導電部３８の酸化、腐食を防止し、電気的不良を防止することができる。変形例として、レジスト層によって、第１及び第２の半導体基板１０，２０の側面も覆ってもよい。また、レジスト層を第１及び第２の半導体基板１０，２０の外面に一体的に形成してもよい。

【００２３】

レジスト層４８上に被覆層５２が形成されてもよい。被覆層５２は、外部端子５０の根本部（下端部）を覆っている。図３に示すように、被覆層５２は、外部端子５０の周囲のみに形成されてもよい。被覆層５２によって外部端子５０の少なくとも根本部が補強される。すなわち、光デバイスが配線基板６０（図４参照）に実装された後に、被覆層５２によって外部端子５０への応力の集中を分散させることができる。

【００２４】

本実施の形態に係る半導体装置（光デバイス）によれば、第１及び第２の半導体基板１０，２０は、それらを連続的に貫通する貫通穴３２内の導電部３８を介して電気的に接続されている。したがって、半導体装置（光デバイス）の外形寸法を、第１及び第２の半導体基板１０，２０の積層構造の外形寸法の範囲に収めることができ、小型化を図ることができる。また、半導体装置（光デバイス）の両面に集積回路が形成されているので、擬似的に、１つの半導体基板の両面に集積回路を有する半導体装置と同様の効果を達成することができる。さらに、第１及び第２の半導体基板１０，２０の組み合わせを選択することによって、様々な機能を有する半導体装置を簡単に実現できるので設計自由度が非常に高い。

【００２５】

図４は、光デバイスを含む光モジュールの断面図である。光モジュールは、イメージセンサモジュールであってもよい。光モジュールは、光デバイス１と、配線基板６０と、基材７０と、を含む。

【００２６】

配線基板６０は、リジッド基板であってもフレキシブル基板であってもよい。配線基板６０は、配線パターン６２を有する。配線パターン６２は、メッキ技術

、露光技術などの周知技術を適用して形成することができる。光デバイス１は、配線基板６０に搭載されている。詳しくは、配線基板６０は、第２の半導体基板２０に対向してなり、電気的接続部４４と配線パターン６２とが電気的に接続されている。両者間に、ろう材（図４では外部端子５０）を介して接合してもよい。光デバイス１と配線基板６０との間に、アンダーフィル材（封止材）６４が設けられてもよい。なお、光デバイス１及び配線基板６０の電気的な接続形態は限定されず、異方性導電膜（ＡＣＦ）や異方性導電ペースト（ＡＣＰ）等の異方性導電材料を使用してもよいし、絶縁樹脂の収縮力による接続形態を適用してもよい。

【００２７】

基材７０は、光デバイス１の外装であり、筐体と呼ぶこともできる。基材７０は、遮光性を有する材料（例えば樹脂又は金属）で形成されることが好ましい。基材７０は、射出成形によって形成してもよい。基材７０は、光デバイス１を囲むように配線基板６０に取り付けられている。基材７０は、配線基板６０に接着材料８８によって接着されてもよい。基材７０は、レンズ７２を保持する。基材７０及びレンズ７２を撮像光学系と呼ぶことができる。基材７０は、後述するように相互に分離できる複数の部材で構成してもよいし、１つの部材で一体的に構成してもよい。

【００２８】

基材７０は、第１及び第２の部分７４，７６を含む。第１の部分７４には、レンズ７２が取り付けられている。すなわち、第１の部分７４は、レンズフォルダである。詳しくは、第１の部分７４は、第１の穴７８を有し、第１の穴７８内にレンズ７２を保持している。レンズ７２は、第１の部分７４の内側に形成されたねじ（図示せず）によって、第１の穴７８内に固定されてもよい。レンズ７２は、光デバイス１（詳しくは第１の半導体基板１０）の上方に設けられている。

【００２９】

図１に示すように、第２の部分７６は、第２の穴８０を有し、第２の穴８０内に第１の部分７４を保持している。第１及び第２の穴７８，８０は、相互に連通した１つの貫通穴を構成する。第２の穴８０内に光デバイス１が配置されてもよ

い。第１の部分７４の外側と第２の部分７６の第２の穴８０の内側には、第１及び第２のネジ８２，８４が形成され、これらによって、第１及び第２の部分７４，７６が連結されている。そして、第１及び第２のネジ８２，８４によって、第１の部分７４は、第２の部分７６における第２の穴８０の軸方向に沿って位置調整可能になっている。こうして、レンズ７２の焦点を調整することができる。

【００３０】

光モジュールは、光学フィルタ８６を含む。光学フィルタ８６は、特定の波長の光（例えば可視光）のみを透過するもの又は特定の波長の光（例えば可視光）に対して損失が小さいものであってもよい。光学フィルタ８６は、光エネルギーが通過する位置に設けられる。図１に示すように、光学フィルタ８６は、基材７０（例えば第２の穴８０）に取り付けられてもよい。あるいは、レンズ７２が光学フィルタ８６の機能を備えていてもよい。光学フィルタ８６には、反射防止膜（ＡＲコート）、赤外線遮蔽膜（ＩＲコート）などの光学機能膜が形成されている。

【００３１】

配線基板６０の端部からフレキシブル基板９０が延出してもよい。例えば、フレキシブル基板９０を介して、配線基板６０を他の回路基板（例えばマザーボード）に電気的に接続してもよい。あるいは、配線基板６０がマザーボードであってもよい。配線基板６０には、他の電子部品（図示しない）が搭載されてもよい。電子部品として、能動部品（集積回路を内蔵した半導体チップ等）、受動部品（抵抗器、コンデンサ等）、機能部品（フィルタ等の入力信号特性を変化させる部品）、接続部品（フレキシブル基板、コネクタ、スイッチ等）、変換部品（センサ等の入力信号を異なるエネルギー系に変換する部品）等がある。

【００３２】

本実施の形態に係る光モジュールは、上述の光デバイスを有するので、小型化及び高密度化を図ることができる。

【００３３】

次に、図５（Ａ）～図８に示すように、本実施の形態に係る半導体装置の製造方法を説明する。半導体装置の製造方法の内容は、上述の半導体装置によって得

られる内容を含む。なお、上述の半導体装置の内容は、半導体装置の製造方法によって得られる内容を含む。

【００３４】

図５（Ａ）に示すように、第１及び第２の半導体基板１０，２０を積層する。詳しくは、第１及び第２の半導体基板１０，２０を、第１及び第２の集積回路１２，２２の形成面とは反対の面同士が対向する向きに積層する。第１及び第２の半導体基板１０，２０の間に中間層３０を介在させてもよい。中間層３０は、接着層であってもよく、接着層はペースト状又はシート状のいずれであってもよい。

【００３５】

変形例として、第１及び第２の半導体基板１０，２０を陽極接合で接合してもよい。陽極接合では、第１及び第２の半導体基板１０，２０を、高温に加熱した状態で界面に静電引力を発生させることで接合を行う。同一材料の半導体基板同士（例えばシリコン基板同士）であれば、両者の熱膨張係数が同一であるため、常温に戻ったときに熱膨張係数のズレによって接合界面が歪むのを防止できる。また、この場合、上述の中間層３０を省略してもよく、さらに半導体装置の小型化を図ることができる。

【００３６】

図５（Ａ）に示すように、第１の半導体基板１０には、第１の集積回路１２が形成された面にパッシベーション膜１６が形成され、その上に第１のパッド１４が形成されている。また、他のパッシベーション膜１８が第１のパッド１４の表面の少なくとも一部（例えば中央部）を避けて形成されてもよい。パッシベーション膜１８は、第１のパッド１４の表面を覆って形成した後、その一部をエッチングして開口部１９を形成し、開口部１９から第１のパッド１４の少なくとも一部を露出させてもよい。第２の半導体基板２０についても同様であり、パッシベーション膜２８の開口部２９から第２のパッド２４の少なくとも一部が露出している。

【００３７】

図５（Ｂ）に示すように、貫通穴３２を形成する。詳しくは、貫通穴３２を、

第１及び第２の半導体基板１０，２０を連続して（一体的に）貫通するように形成する。第１及び第２の半導体基板１０，２０を同時に貫通させてもよい。第１及び第２の半導体基板１０，２０の間に中間層３０が介在する場合には、貫通穴３２は、中間層３０も貫通する。貫通穴３２の形成には、例えば、レーザ（ＹＡＧレーザ、CO_2レーザ、エキシマレーザなど）を使用してもよいし、エッチング（ドライエッチング又はウェットエッチング）を適用してもよい。貫通穴３２は、第１及び第２のパッド１４，２４の少なくとも一方を貫通するように形成してもよい。図５（Ｂ）に示す例では、貫通穴３２は、第１のパッド１４の穴１５と、第２のパッド２４の穴２５とのそれぞれに連通している。

【００３８】

図５（Ｃ）に示すように、貫通穴３２の内面に絶縁層３４を形成する。絶縁層３４は、絶縁材料を貫通穴３２に供給して形成する。絶縁材料は、スクリーン印刷方式、インクジェットプリンタ方式、化学気相堆積（ＣＶＤ）、スプレー方式又はディスペンサによる塗布などで設けることができる。絶縁層３４は、貫通穴３２を塞がないように形成する。図５（Ｃ）に示す例では、絶縁層３４は、第１及び第２のパッド１４，２４のそれぞれの少なくとも一部が露出するように形成する。

【００３９】

図６（Ａ）に示すように、第２の半導体基板２０（詳しくはパッシベーション膜２６，２８上）に樹脂層３６を形成する。樹脂層３６は、感光性樹脂をフォトリソグラフィ技術によってパターニングしてもよいし、非感光性樹脂をエッチングしてもよい。あるいは、スクリーン印刷方式又はインクジェット方式を適用してもよい。樹脂層３６は、第１の集積回路１２とオーバーラップする領域に形成されてもよい。

【００４０】

図６（Ｂ）～図７（Ａ）に示すように、貫通穴３２の内側を含むように導電部３８を形成する。導電部３８は、絶縁層３４上に形成する。導電部３８は、導電材料を供給することによって形成する。導電材料は、メッキ処理（電気メッキ又は無電解メッキ）、スクリーン印刷方式、インクジェット方式、化学気相堆積（

ＣＶＤ）、スプレー方式又はディスペンサによる塗布などで設けることができる。本実施の形態では、導電部３８は、第１及び第２の導電層４０，４２を含む。

【００４１】

まず、図６（Ｂ）に示すように、第１の導電層４０を形成する。第１の導電層４０は、少なくともバリア層を含んでもよい。バリア層は、その上に設けられる材料が、第１及び第２の半導体基板に拡散することを防止するものである。バリア層は、その上の材料とは異なる材料（例えばＴｉＷ、ＴｉＮ）で形成してもよい。第１の導電層４０は、シード層を含んでもよい。シード層は、バリア層を形成した後に形成する。シード層は、その上に設けられる材料と同じ材料（例えばＣｕ）で形成してもよい。第１の導電層４０は、貫通穴３２内を埋めないように設ける。すなわち、貫通穴３２内で、第１の導電層４０によって囲まれた貫通孔が形成されてもよい。第１の導電層４０は、第１及び第２の半導体基板１０，２０の表面及び貫通穴３２内の全体に形成してもよい。あるいは、第１の導電層４０は、貫通穴３２内の絶縁層３４上のみに形成してもよい。第１の導電層４０を、第１及び第２のパッド１４，２４の少なくとも一方に電気的に接続するように形成してもよい。

【００４２】

図６（Ｃ）に示すように、第２の導電層４２をパターニングするためのレジスト層９２を形成してもよい。レジスト層９２は、導電部３８の形成領域と反転形状になっている（図２参照）。そして、レジスト層９２の開口部分に導電材料を供給して、第２の導電層４２を形成する。第２の導電層４２は、貫通穴３２を埋めてもよい。

【００４３】

その後、図７（Ａ）に示すように、レジスト層９２を除去し、第１の導電層４０の不要部分を除去する。こうして、導電部３８によって、光デバイスの両面の電気的な導通を図ることができる。導電部３８の形成方法は、上述に限定されるものではない。導電部３８を、電気的接続部４４を有するように形成してもよい。電気的接続部４４はピッチ変換してもよい。詳しくは、上述した通りである。

【００４４】

図７（Ｂ）に示すように、第１及び第２の半導体基板１０，２０にレジスト層４６，４８を形成してもよい。レジスト層４８は、電気的接続部４４上に開口部４９を有する。レジスト層４８は、ソルダレジストであってもよい。その後、電気的接続部４４に外部端子５０を形成し、外部端子５０の根本を補強する被覆層５２を形成する（図３参照）。

【００４５】

図８に示すように、第１及び第２の半導体基板１０，２０が半導体ウエハである場合、それぞれの第１及び第２の集積回路１２，２２に対応して貫通穴３２を形成し、導電部３８を形成し、その後、第１及び第２の半導体基板１０，２０を切断（例えばダイシング）してもよい。切断には、カッタ（例えばダイサ）９４またはレーザ（例えばCO_2レーザ、ＹＡＧレーザ等）を使用してもよい。

【００４６】

本実施の形態に係る半導体装置の製造方法によれば、第１及び第２の半導体基板１０，２０を積層した後に、それらを連続して貫通する貫通穴３２を形成し、貫通穴３２の内側を含むように導電部３８を形成する。第１及び第２の半導体基板１０，２０を積層して、両面に集積回路を有する半導体装置を製造するので、１つの半導体基板の両面に集積回路を形成する方法よりも、コストを抑え、信頼性の向上を図ることができる。また、貫通穴３２及び導電部３８を、第１及び第２の半導体基板１０，２０に一括して形成することができるので、製造工程の簡略化を図ることができる。

【００４７】

（第２の実施の形態）

図９は、本発明を適用した第２の実施の形態に係る半導体装置を説明する図である。本実施の形態を上述の光デバイス又は光モジュールに適用してもよい。図９は、第１及び第２の半導体基板の間に介在する中間層を説明する図であり、第１及び第２の半導体基板は省略してある。

【００４８】

本実施の形態では、中間層１１０は、金属層（図９では第１及び第２の金属層１２０，１３０）を有してもよい。金属層は、遮光層として使用してもよい。第

１の半導体基板１０が光学的部分１３を有する場合（図１参照）、金属層は、光学的部分１３とオーバーラップする領域に形成されてもよい。金属層は、光を反射する（遮光性を有する）ので、光デバイスに入射する不要な光をカットして、光デバイスのノイズの発生を抑えることができる。中間層１１０は、金属層の上下面に絶縁層（図９では省略してある）を有する。絶縁層は、接着材料であってもよい。金属層は、第１及び第２の半導体基板１０，２０に連続して形成される貫通穴（図３では貫通穴３２）を避けて形成され、導電部（図３では導電部３８）とは電気的に遮断されてもよい。

【００４９】

図９に示すように、中間層１１０は、複数の金属層（第１及び第２の金属層１２０，１３０）と、それぞれの金属層の間に設けられた絶縁層（図９では省略してある）と、を有してもよい。第１及び第２の金属層１２０，１３０は、少なくとも一部がオーバーラップしている。そして、少なくとも１つの導電部（例えば電源端子V_{DD}）１１２は、第１の金属層１２０に電気的に接続され、少なくとも１つの他の導電部（例えば電源端子V_{SS}）１１４は、第２の金属層１３０に電気的に接続されている。詳しくは、導電部１１２は、第１の金属層１２０に導通し、穴１３２を通過して第２の金属層１３０に導通しないようになっている。導電部１１４は、第２の金属層１３０に導通し、穴１２４を通過して第１の金属層１２０に導通しないようになっている。なお、その他の導電部（例えば入出力端子）１１６は、穴１２６及び穴１３６を通過して、第１及び第２の金属層１２０，１３０に導通しないようになっている。これによれば、第１及び第２の金属層１２０，１３０のオーバーラップする部分がキャパシタンスになるので、半導体装置（例えば光デバイス）の電気特性の向上を図ることができる。しかも、第１及び第２の半導体基板１０，２０の近傍にキャパシタンスを配置することができるので、高周波特性に非常に優れている。また、中間層１１０にキャパシタンスを形成するので、無駄なスペースを省略でき、半導体装置（光デバイス又は光モジュール）のさらなる小型化を図ることができる。

【００５０】

第１及び第２の金属層１２０，１３０の間の絶縁層は、例えばシリコン酸化膜

、シリコン窒化膜又は強誘電体薄膜などであってもよい。絶縁層は、図９における第１の金属層１２０の上面及び第２の金属層１３０の下面にも設けられてもよい。第１及び第２の金属層１２０，１３０は、絶縁層上にスパッタ法によって形成してもよい。第１及び第２の金属層１２０，１３０は、例えばアルミニウム系又は銅系の金属で形成してもよい。なお、第１及び第２の金属層１２０，１３０は、所定部分に穴１２４，１２６，１３４，１３６を形成した後に、第１及び第２の半導体基板１０，２０の間に介在させればよい。

【００５１】

図９に示す例とは別に、金属層は３層以上形成してもよい。その場合、それぞれの金属層にいずれか少なくとも１つの導電部が電気的に接続されていてもよい。こうすることで、キャパシタンス容量が倍増するので、電気特性のさらなる向上を図ることができる。

【００５２】

本発明の実施の形態に係る電子機器として、図１０に示すノート型パーソナルコンピュータ１０００は、上述の光デバイス、光モジュール又は半導体装置が組み込まれたカメラ１１００を有する。また、図１１に示すデジタルカメラ２０００は上述の光デバイス等を含む。さらに、図１２（Ａ）及び図１２（Ｂ）に示す携帯電話３０００は、上述の光デバイス等が組み込まれたカメラ３１００を有する。

【００５３】

本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成（例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成）を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

【図面の簡単な説明】

【図１】　図１は、本発明の第１の実施の形態に係る光デバイスの断面図で

ある。

【図２】　図２は、本発明の第１の実施の形態に係る光デバイスの平面図である。

【図３】　図３は、本発明の第１の実施の形態に係る光デバイスの拡大断面図である。

【図４】　図４は、本発明の第１の実施の形態に係る光モジュールを示す図である。

【図５】　図５（Ａ）～図５（Ｃ）は、本発明の第１の実施の形態に係る半導体装置の製造方法を示す図である。

【図６】　図６（Ａ）～図６（Ｃ）は、本発明の第１の実施の形態に係る半導体装置の製造方法を示す図である。

【図７】　図７（Ａ）及び図７（Ｂ）は、本発明の第１の実施の形態に係る半導体装置の製造方法を示す図である。

【図８】　図８は、本発明の第１の実施の形態に係る半導体装置の製造方法を示す図である。

【図９】　図９は、本発明の第２の実施の形態に係る半導体装置を説明する図である。

【図１０】　図１０は、本発明の実施の形態に係る電子機器を示す図である。

【図１１】　図１１は、本発明の実施の形態に係る電子機器を示す図である。

【図１２】　図１２（Ａ）及び図１２（Ｂ）は、本発明の実施の形態に係る電子機器を示す図である。

【符号の説明】

１０…第１の半導体基板　１２…第１の集積回路　１３…光学的部分

１４…第１のパッド　２０…第２の半導体基板　２２…第２の集積回路

２４…第２のパッド　２８…パッシベーション膜　３０…中間層

３２…貫通穴　３４…絶縁層　３６…樹脂層　３８…導電部

４４…電気的接続部　５０…外部端子　５４…マイクロレンズ

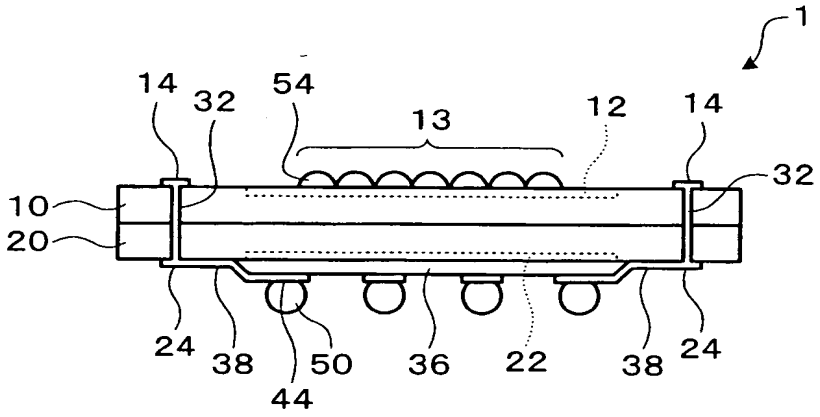
６０…配線基板　７０…基材　１１０…中間層

１１２，１１４，１１６…導電部　１２０…第１の金属層

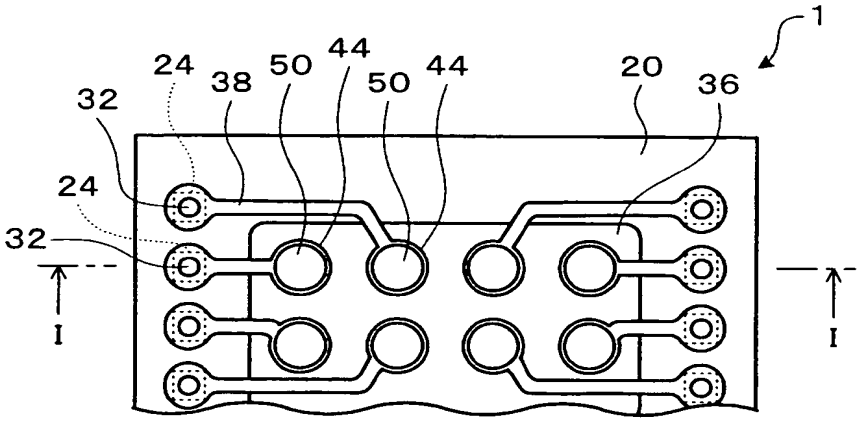
１３０…第２の金属層

【書類名】　図面

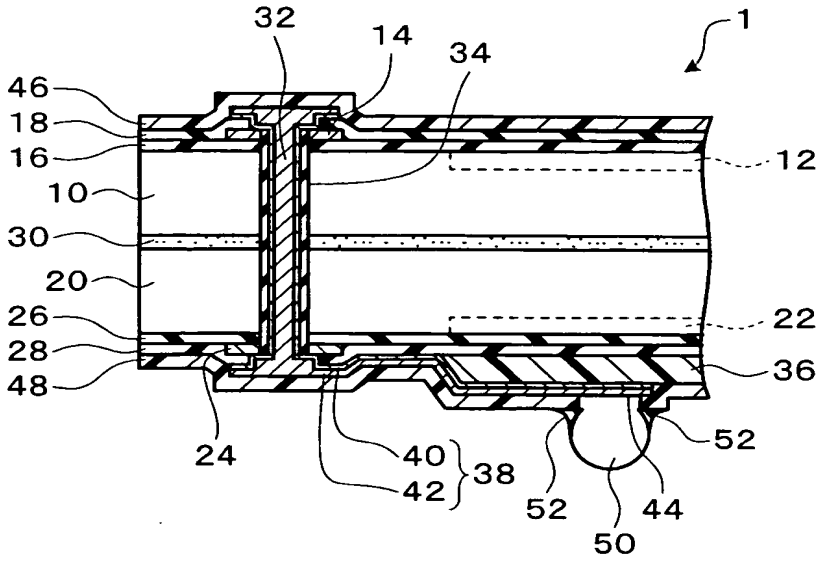
【図１】


1
14
32
54
13
12
14
32
10
20
24
38
50
44
36
22
38
24

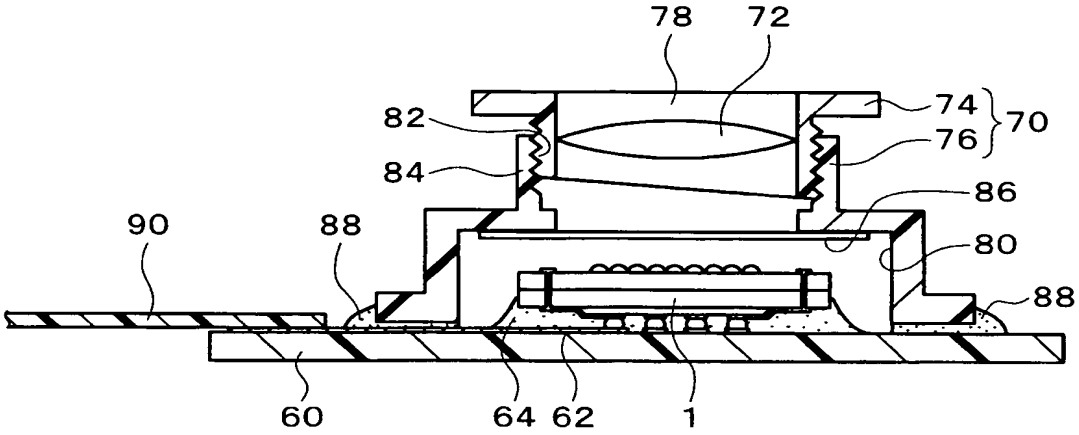
【図２】


1
24
38
50
44
50
44
20
36
32
24
32
I
I

【図３】

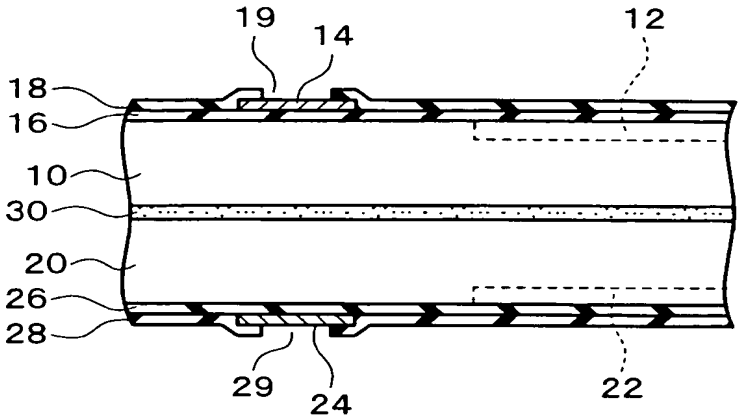

32
14
34
1
46
18
16
12
10
30
20
22
26
28
36
48
52
24
40
42
38
52
44
50

【図４】

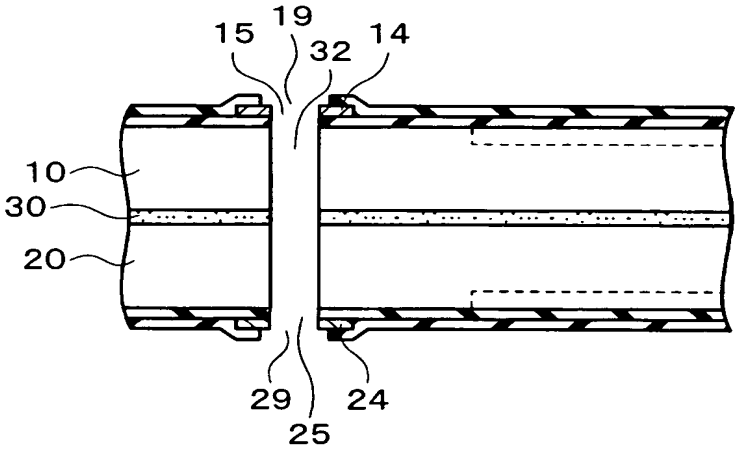

78
72
74
70
82
76
84
86
90
88
80
88
60
64
62
1

【図５】

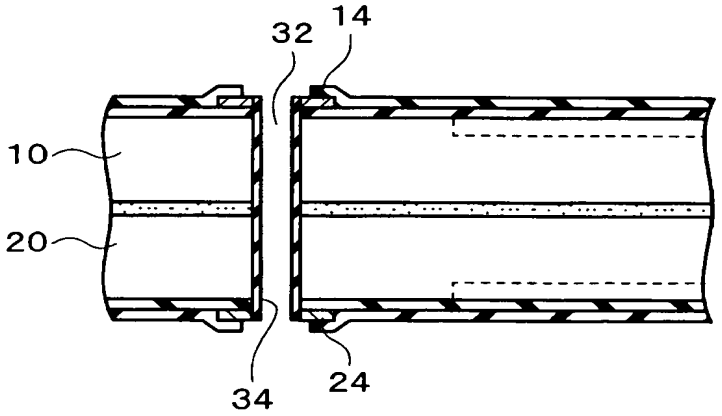
(A)


19
14
12
18
16
10
30
20
26
28
29
24
22

(B)

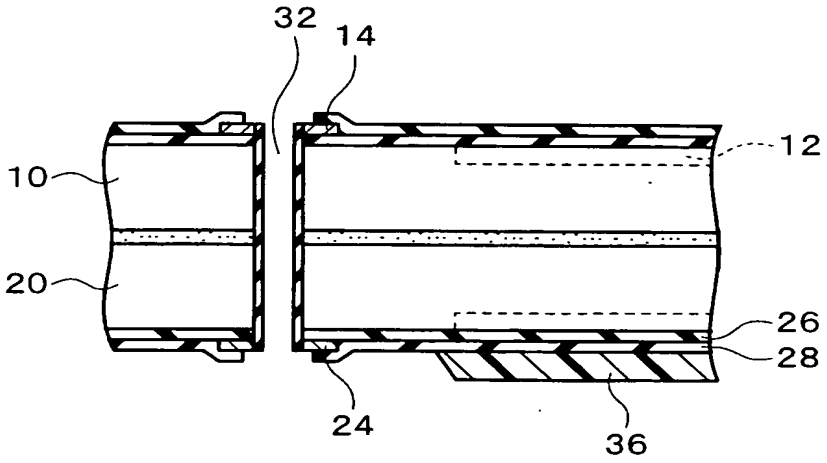

15
19
32
14
10
30
20
29
25
24

(C)

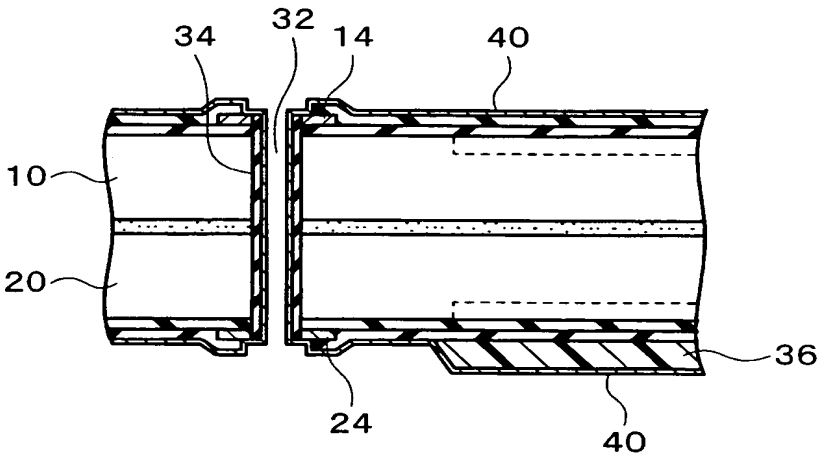

32
14
10
20
34
24

【図６】

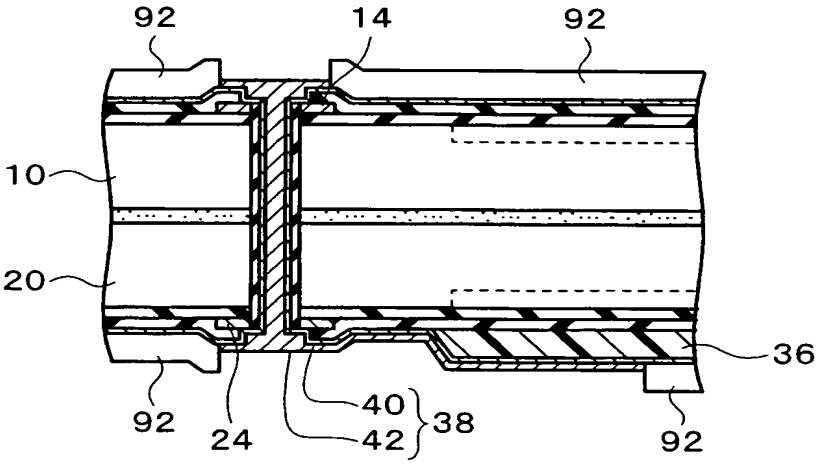
(A)


32
14
12
10
20
26
28
24
36

(B)

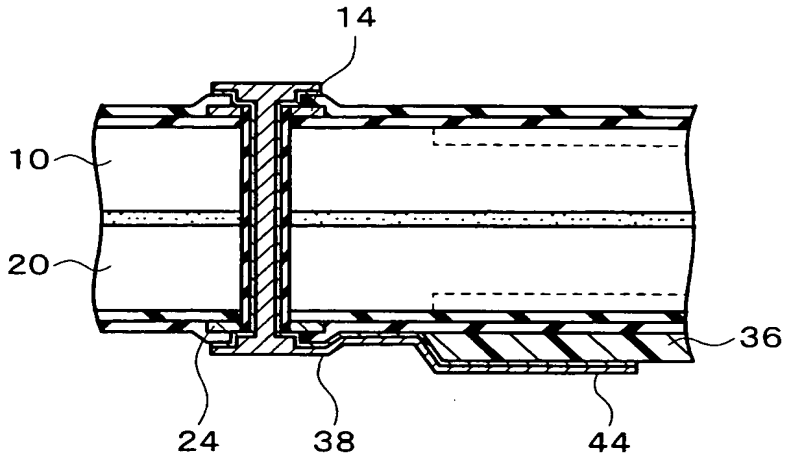

34
32
14
40
10
20
36
24
40

(C)

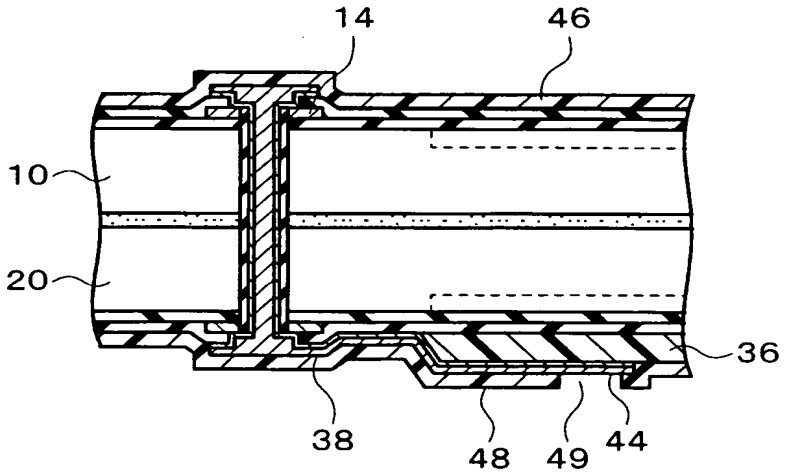

92
14
92
10
20
36
92
24
40
42
38
92

【図７】

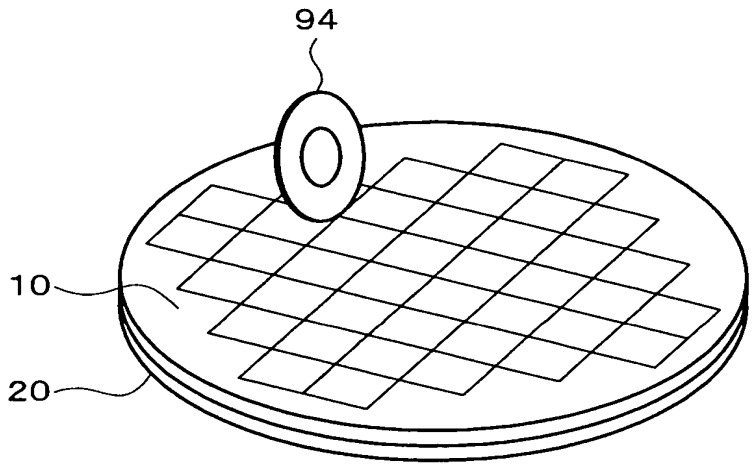
(A)



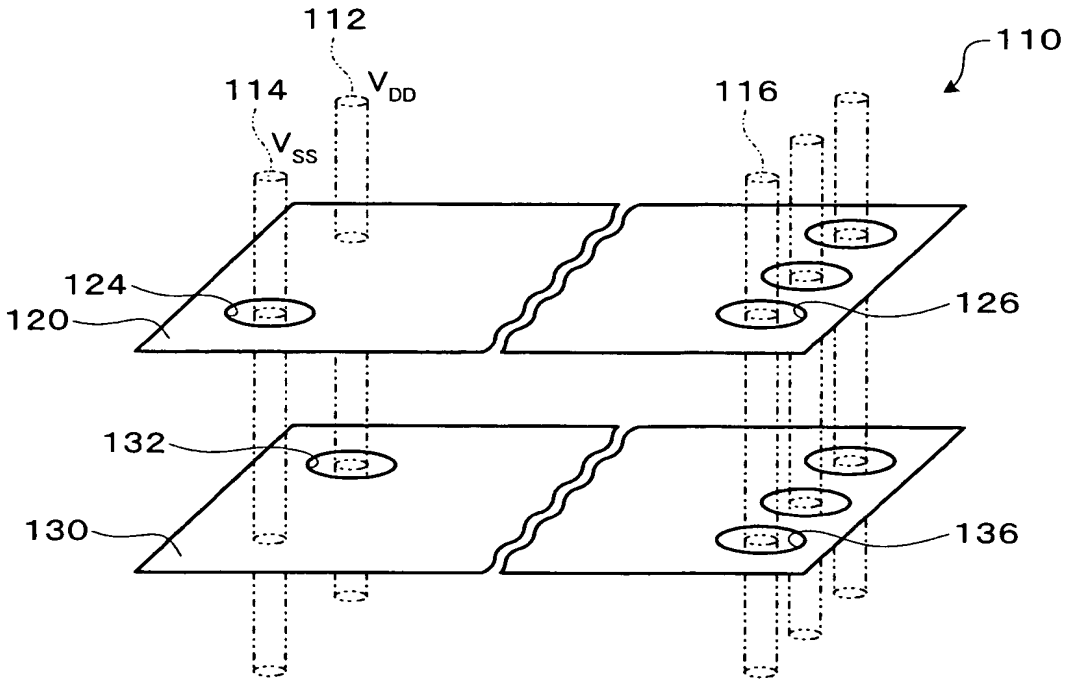
(B)



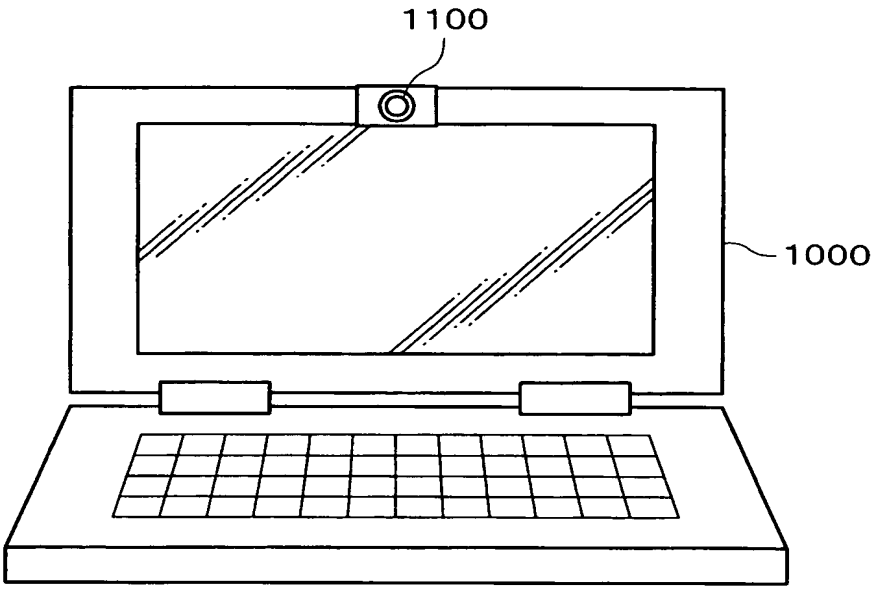
【図８】



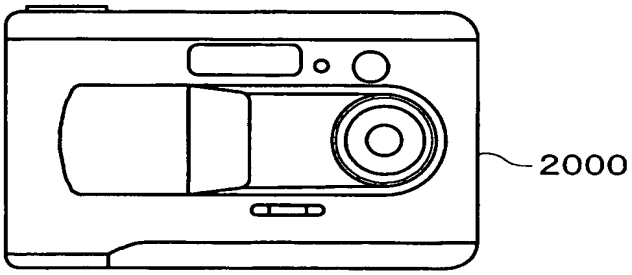
【図９】



【図１０】

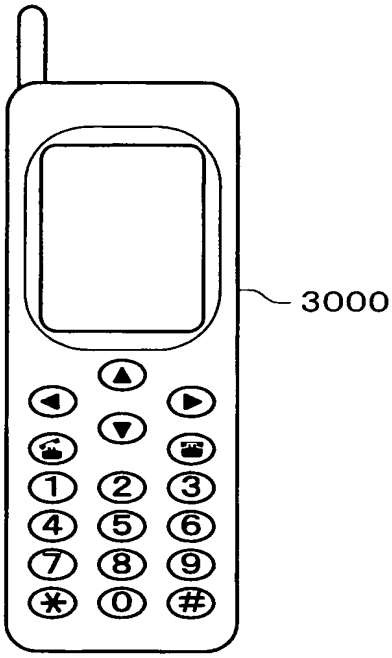


【図１１】

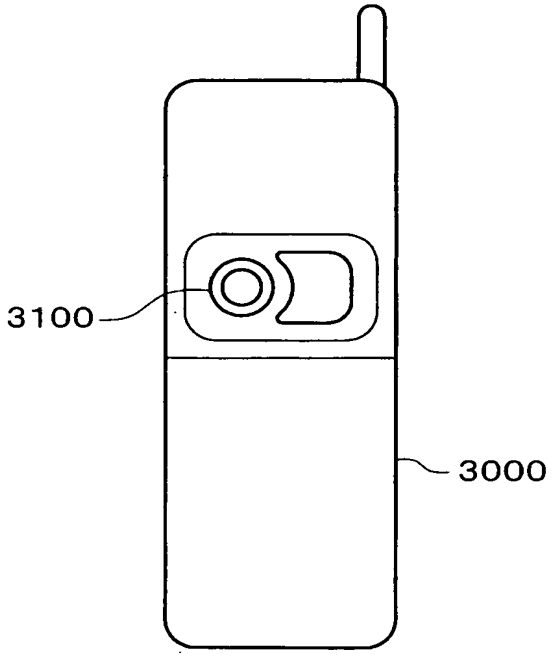


【図１２】

(A)



(B)



【書類名】　　要約書

【要約】

【課題】　積層した半導体基板相互の電気的な接続を高い信頼性をもって容易に図ることができ、かつ、小型化を図ることにある。

【解決手段】　光デバイスは、光学的部分１３及び第１のパッド１４を有する第１の半導体基板１０と、集積回路２２及び第２のパッド２４を有し、第１の半導体基板１０に積層された第２の半導体基板２０と、第１及び第２の半導体基板１０，２０を連続して貫通する貫通穴３２と、貫通穴３２の内側を含むように形成された導電部３８と、を含む。

【選択図】　　図１

特願２００３－１１１６４３

出願人履歴情報

識別番号　［０００００２３６９］

１．変更年月日　１９９０年　８月２０日
［変更理由］　新規登録
住　所　東京都新宿区西新宿２丁目４番１号
氏　名　セイコーエプソン株式会社